

ВИСНОВОК

про наукову новизну, теоретичне та практичне значення результатів дисертації

Германа Юрія Володимировича

«Синтез вузлів цифрової обробки сигналів засобами високорівневого

проектування на базі систем на кристалі типу SoC FPGA»,

на здобуття ступеня доктора філософії

з галузі знань 17 – Електроніка та телекомунікації

за спеціальністю 172 «Телекомунікації та радіотехніка»

1. Обґрунтування вибору теми дослідження та її зв'язок із планами наукових робіт Університету.

Обґрунтування вибору теми дослідження зумовлене гострою потребою у подоланні технологічного розриву між продуктивністю апаратних платформ та гнучкістю програмного керування в сучасних телекомунікаційних мережах 5G/6G. Впровадження концепції Edge Computing вимагає створення вузлів цифрової обробки сигналів (ЦОС), здатних обробляти широкосмугові потоки даних у реальному часі з мінімальною затримкою. Традиційні архітектури на базі CPU не забезпечують необхідної енергоефективності, а розробка на ПЛІС (FPGA) за допомогою мов HDL є надто трудомісткою та інертною до змін стандартів. Використання гетерогенних систем на кристалі (SoC FPGA) є перспективним рішенням, проте проблема часової недетермінованості операційних систем загального призначення (зокрема Linux) при інтеграції в контури жорсткого реального часу залишається невирішеною. Таким чином, розробка уніфікованої методики синтезу гетерогенних вузлів, що забезпечує баланс між апаратним розвантаженням (Hardware Offloading) та прогнозованістю програмного керування, є актуальним науково-технічним завданням.

Метою дисертаційної роботи є підвищення ефективності функціонування та скорочення часу проектування вузлів цифрової обробки сигналів у телекомунікаційних системах шляхом розроблення та обґрунтування методики їх синтезу із застосуванням засобів високорівневого проектування на базі платформ SoC FPGA, що забезпечує гарантовану часову детермінованість керуючого середовища та високу пропускну здатність апаратних трактів..

Для досягнення поставленої мети визначено наступні **завдання**:

- Здійснити системний аналіз сучасних методів та засобів побудови вузлів цифрової обробки сигналів для кордонних обчислень, виявити обмеження класичних маршрутів проектування та обґрунтувати доцільність застосування засобів високорівневого синтезу (HLS) у гібридних архітектурах SoC FPGA;
- Розробити методику побудови уніфікованого керуючого середовища на базі вбудованої ОС Linux, яка, на відміну від існуючих підходів, базується на концепції «Паспорта конфігурації» та механізмах просторової ізоляції ресурсів, що дозволяє гарантувати метрологічну відтворюваність часових характеристик;
- Обґрунтувати архітектуру гетерогенного вузла цифрової обробки сигналів з чітким розмежуванням площини обробки даних (Data Plane) та площини керування (Control Plane), що забезпечує можливість інтеграції високошвидкісних апаратних прискорювачів без порушення умов м'якого реального часу;
- Виконати експериментальні дослідження розробленої платформи на прикладі граничних режимів навантаження, встановити межі ефективності програмної реалізації («точку насичення») та перевірити стійкість системи;
- ослідити метод апаратного розвантаження (Hardware Offloading) обчислювально-критичних трактів у межах гібридного маршруту високорівневого проектування

шляхом синтезу IP-ядра потокового шифру на рівні регістрових передач (RTL). Розробити механізм його системної інтеграції у гетерогенне керуюче середовище для забезпечення високої маневреності керуючих команд (ключів).

Предмет дослідження: методи високорівневого проектування, архітектурні моделі організації обчислень та програмно-апаратні засоби синтезу вузлів цифрової обробки сигналів на базі систем на кристалі SoC FPGA.

Об'єкт дослідження: Процеси цифрової обробки сигналів, керування потоками даних та забезпечення часового детермінізму в гетерогенних вбудованих телекомунікаційних системах.

Дисертаційна робота виконувалася відповідно до напряму наукових досліджень кафедри радіотехніки та інформаційної безпеки Чернівецького національного університету імені Юрія Федьковича в межах фундаментальної науково-дослідної роботи: «Методи формування сигнальних конструкцій та інформаційні процеси програмно-апаратної взаємодії широкосмугових телекомунікаційних систем та Інтернету речей» (Державний реєстраційний номер 0121U112870).

Дослідження, апаратні розробки та експерименти, представлені в дисертаційній роботі, також виконувалися в рамках виконання таких науково-технічних проєктів::

- проєкт Національного фонду досліджень України (НФДУ) за конкурсом «Наука для зміцнення обороноздатності України»: «Розробка комплексу для визначення положення та відносної потужності джерел радіовипромінювання та їх візуалізації» (реєстраційний номер проєкту 2023.04/0150);
- проєкт науково-технічної (експериментальної) розробки молодих вчених «Портативний комплекс для наземного аерозондування вибухових закладок» (Державний реєстраційний номер 0123U100679);
- проєкт «Портативний радіоелектронний комплекс синтезу широкосмугових завад» (Державний реєстраційний номер~0125U000836).

2. Формулювання наукового завдання, нове розв'язання якого отримано в дисертації.

Наукове завдання полягає у розробленні та практичній реалізації гетерогенних вузлів цифрової обробки сигналів для сучасних телекомунікаційних систем на базі платформ SoC FPGA шляхом створення та впровадження уніфікованої методики їх синтезу із застосуванням засобів високорівневого проектування, що забезпечує апаратне розвантаження обчислювально-критичних трактів та гарантований часовий детермінізм керуючого середовища.

3. Наукові положення, розроблені особисто дисертантом, та їх новизна.

При виконанні дисертаційної роботи отримано такі пункти наукової новизни:

- **Вперше** запропоновано метод конфігурації вузлів цифрової обробки сигналів на базі гетерогенних систем на кристалі, який відрізняється від відомих узгодженням конфігурації середовища вбудованої ОС із часовими характеристиками радіотехнічного тракту із застосуванням математичної моделі простору станів вектора $S_{\text{passport}} = \{H, M, R\}$, де формалізуються апаратні інваріанти, параметри пам'яті та політики виконання, що дало змогу перетворити неконтрольоване програмне середовище на детермінований об'єкт, наближаючи систематичну похибку вимірювань часових затримок до нуля ($f(S_{\text{hidden}}) \rightarrow 0$) і тим самим гарантувати в контексті телекомунікаційних систем фіксацію прихованих станів

арбітражу системних шин, усунути апаратно-програмний фазовий шум під час транзакцій DMA та забезпечити детерміновану обробку безперервних широкосмугових потоків I/Q-даних без втрати сигнальних кадрів на граничних (*Edge*) вузлах;

- **Вперше** запропоновано метод просторового виявлення та пеленгації джерел радіовипромінювання з борту БПЛА на основі багатоканального антено-фідерного тракту з односпрямованими антенами різних частотних діапазонів, який відрізняється від відомих застосуванням двохетапної процедури пошуку — оглядового кругового сканування з подальшим адаптивним локальним уточненням напрямку, що дозволяє скоротити час пошуку T_{find} у 2 рази порівняно з повним растровим скануванням за координатами (φ, θ) за умови однакових кроків дискретизації та часу інтеграції t_d ;
- **Вперше** запропоновано архітектуру криптографічного вузла телекомунікаційних систем для реалізації алгоритму «Струмок», яка ґрунтується на поєднанні оптимізованого RTL-опису обчислювального ядра з високорівневим описом інтерфейсів керування та відрізняється від існуючих апаратною ізоляцією тракту даних і оптимізацією шинних транзакцій для підтримки режиму швидкої зміни криптографічного контексту, що уможливило використання менш ніж 6 % логічних ресурсів ПЛІС Cyclone V, досягнення пропускну здатності 6,4 Гбіт/с на одне обчислювальне ядро за тактової частоти 100 МГц та швидкості реконфігурації понад 7000 оновлень ключів за секунду, даючи змогу реалізувати адаптивні протоколи захисту в умовах динамічної зміни радіочастотної обстановки;
- **Удосконалено** метод синтезу гетерогенних вузлів цифрової обробки сигналів типу «HPS-Centric» у системах на кристалі шляхом адаптивного використання ресурсів програмно-апаратної платформи, який відрізняється від існуючих застосуванням програмованої логіки як високошвидкісного інтерфейсно-буферного модуля тракту приймання та первинного перетворення даних, тоді як адаптивне керування потоками, конфігурація режимів функціонування та прийняття рішень реалізуються на рівні процесорної підсистеми, що уможливлює динамічний розподіл функцій між апаратним і програмним рівнями під час проектування пристроїв на базі SoC FPGA;
- **Набув подальшого розвитку** «точки насичення» для вбудованих універсальних процесорів у трактах цифрової обробки сигналів, який, на відміну від існуючих підходів, формалізує межі ефективної обробки даних залежно від ширини смуги вхідного сигналу та обчислювальних ресурсів процесорної підсистеми, що дає змогу визначити умови доцільності застосування апаратного розвантаження з метою забезпечення детермінованості часових характеристик тракту обробки.

4. Обґрунтованість і достовірність наукових положень, висновків і рекомендацій, які захищаються.

Достовірність отриманих результатів підтверджується високим рівнем узгодженості між теоретичними розрахунками, результатами імітаційного моделювання на рівні регістрових передач (RTL) та експериментальними даними, отриманими під час тестування апаратних макетів. Така узгодженість свідчить про адекватність розроблених архітектурних рішень і підтверджує достовірність проведених досліджень.

Для проведення досліджень використовувалися спеціалізовані інтегровані середовища розробки (зокрема САПР Quartus Prime Standard для ПЛІС сімейства Cyclone V), які забезпечують точний логічний синтез, трасування та часовий аналіз цифрових схем. Це

дозволило отримати вичерпні часові та ресурсні характеристики синтезованих IP-ядер та вузлів загалом. Крім того, для розробки алгоритмів, архітектурного аналізу та обробки даних застосовувалися інструменти Matlab & Simulink, Python, C/C++ та бібліотеки цифрової обробки сигналів які надають широкий спектр методів модельно-орієнтованого проектування, чисельних розрахунків, оцінки пропускну здатності та спектрального аналізу сигналів.

У роботі також використано фундаментальні принципи теорії цифрової обробки сигналів, теорії скінченних автоматів, а також концепції архітектурної організації обчислювальних систем та операційних систем реального часу. Експериментальні дослідження базувалися на використанні сучасних методів вимірювання таких параметрів, як апаратно-програмний джитер, латентність переривань, пропускну здатність системних шин передачі даних та швидкість реконфігурації криптографічних контекстів. Усі експерименти проводилися на реальних гетерогенних платформах SoC FPGA із застосуванням вбудованих логічних аналізаторів та високоточних засобів апаратного дебагінгу, що мінімізувало похибки й забезпечило надійність результатів.

Таким чином, поєднання чисельних, теоретичних і експериментальних (натурних) підходів забезпечило повну обґрунтованість і достовірність наукових положень, висновків і рекомендацій, викладених у дисертаційній роботі.

5. Рівень теоретичної підготовки здобувача, його особистий внесок у розв'язання конкретного наукового завдання. Рівень обізнаності здобувача з результатами наукових досліджень інших учених.

Здобувач має високий рівень теоретичної підготовки в галузі радіотехніки, телекомунікацій та апаратно-програмної реалізації вузлів цифрової обробки сигналів, що дозволяє йому ефективно вирішувати складні наукові завдання. Усі результати, представлені в дисертаційній роботі, він отримав самостійно шляхом проведення системного аналізу, архітектурного та імітаційного моделювання, розробки експериментальних макетів на базі гетерогенних платформ SoC FPGA, а також натурних вимірювань часових характеристик систем та аналізу отриманих даних.

У роботах, опублікованих у співавторстві, особистий внесок здобувача конкретизовано в списку публікацій за темою дисертації. Він продемонстрував глибоке розуміння результатів наукових досліджень інших учених, зокрема в галузі кордонних обчислень (Edge Computing), високорівневого синтезу (HLS), апаратного розвантаження (Hardware Offloading) та забезпечення часового детермінізму у вбудованих системах керування. Аналіз і врахування наукових досягнень у цій сфері дозволили йому значно розширити уявлення про сучасні тенденції та вдосконалити існуючі підходи до системної інтеграції процесорних і апаратних ресурсів для досягнення нових результатів.

6. Наукове та практичне значення роботи.

При виконанні дисертаційної роботи отримано наступні практичні результати:

- Розроблено та програмно реалізовано автоматизовану систему збірки вбудованої операційної системи (*Build System*) за принципом «*Full Custom*», котра, на відміну від стандартних засобів (*Yocto/Buildroot*), дозволяє формувати мінімалістичні образи із гарантованою бінарною відтворюваністю конфігурації. Це дозволяє скоротити час розгортання нових вузлів цифрової обробки сигналів з годин до хвилин;
- Створено уніфіковану програмно-апаратну платформу на базі SoC FPGA Cyclone V для побудови вузлів цифрової обробки сигналів, яка забезпечує сумісне оброблення потоків даних від різномірних вимірювальних засобів (SDR-сканери, інерціальні системи, екологічні сенсори) без зміни ядра ОС. Платформа підтримує режим «м'якого» реального часу на стандартному ядрі Linux (з базовим шумом

планувальника $P_{99} \approx 13$ мкс та гарантованим піковим джитером до 48 мкс), що дозволяє використовувати її замість дорогих спеціалізованих контролерів у задачах промислової автоматизації;

- Розроблено мобільний вузол радіомоніторингу, який, завдяки реалізації механізму «*Implicit Backpressure*», здатен обробляти та візуалізувати широкосмугові сигнали (зі смугою до 20 МГц) у реальному часі на бюджетних процесорах класу Cortex-A9, що значно знижує вартість кінцевого обладнання порівняно з аналогами на базі x86-архітектури;
- Створено автономний модуль корисного навантаження для БПЛА, який реалізує архітектурний патерн накопичення та пересилання (*Store-and-Forward*) у рамках мереж DTN. Модуль забезпечує збір телеметричних сигналів, локальне збереження у транзакційну БД та попередню аналітику даних без необхідності постійного каналу зв'язку, що підвищує надійність виконання місій у складних умовах.
- Впроваджено метод апаратного розвантаження телекомунікаційних трактів вузлів цифрової обробки сигналів шляхом інтеграції IP-ядра шифратора (ДСТУ 8845:2019), синтезованого у межах гібридного маршруту високорівневого проектування. Досягнуто маневреність ключів > 7000 оновлень/с, що є критичним для забезпечення функціональної стійкості радіоканалів із псевдовипадковим перелаштуванням робочої частоти (ППРЧ / FHSS).

7. Повнота викладу матеріалів дисертації у публікаціях та особистий внесок здобувача.

Відповідно до даних програми перевірки схожості текстів дисертаційна робота за результатами перевірки є оригінальною на 95%. Робота вважається такою, що має високий рівень оригінальності та відповідає принципам академічної доброчесності.

У рамках виконання дисертаційного дослідження опубліковано 9,5 наукових праць: 1 стаття у міжнародному періодичному науковому виданні, що індексується в наукометричних базах даних Web of Science Core Collection та/або Scopus, 3,5 статті у наукових фахових виданнях України, а також 1 праця, котра додатково відображає наукові результати роботи. Крім того, результати дисертації представлені в 4 матеріалах і тезах доповідей міжнародних наукових конференцій.

Усі результати, представлені в дисертаційній роботі, здобувач отримав самостійно шляхом проведення теоретичних досліджень, архітектурного та комп'ютерного моделювання, розробки експериментальних макетів на базі платформ SoC FPGA, а також натурних експериментальних вимірювань та аналізу отриманих даних. У роботах, опублікованих у співавторстві, особистий внесок автора конкретизовано у списку публікацій за темою дисертації:

Наукові праці у міжнародних наукових виданнях, які входять до наукометричної бази Scopus:

1. O. Krulikovskiy, Y. Herman, and O. Verenko, "Hardware/software communication architecture for a SoC-FPGA-based time-to-digital converter," Proceedings of SPIE – The International Society for Optical Engineering, vol. 13813, pp. 214–217, 2025. (Scopus). doi: <https://doi.org/10.1117/12.3092023>. (Внесок авторів: Круліковський О.: постановка задачі, розробка апаратної архітектури високошвидкісного тракту передачі даних на FPGA; Герман Ю.: розробка програмно-апаратного шлюзу (Linux-драйвер) та конфігурація механізмів доступу до пам'яті (DMA) через магістраль

АХІ4; Веренко О.: підготовка експериментального стенду та проведення вимірювань).

Наукові праці у виданнях, що входять до переліку наукових фахових видань

України:

2. **Y. Herman, H. Lastivka, and A. Samila**, “Embedded operating systems in IoT edge computing,” *Security of Infocommunication Systems and Internet of Things*, vol. 2, no. 2, Art. no. 02001, 2024, doi: <https://doi.org/10.31861/sisiot2024.2.02001>. *(Внесок авторів: Герман Ю.: концептуалізація, розробка методології застосування вбудованих ОС, програмна реалізація та проведення експериментальних досліджень; Ластівка Г.: підготовка базового набору даних, валідація результатів та допомога в оформленні методології; Саміла А.: постановка задачі, загальне наукове керівництво, рецензування та редагування тексту).*
3. **Герман Ю.** та Саміла А., «Модульна EDGE-система збору та аналізу даних на базі Raspberry Pi та SoC FPGA», *Вісник Хмельницького національного університету*. Серія: Технічні науки, Т. 357, № 5.2, 2025, С. 86–92, doi: <https://doi.org/10.31891/307-5732-2025-357-69>. *(Внесок авторів: Герман Ю.: розробка структурної схеми автономного телеметричного вузла, реалізація алгоритмів агрегації даних (стратегія Offline-First) та програмних інтерфейсів взаємодії; Саміла А.: загальне наукове керівництво, визначення критеріїв оцінки ефективності розробленої системи, наукове редагування).*
4. **Герман Ю.** та Верига А., «Офлайн система обробки та візуалізації радіосигналу», *Вимірювальна та обчислювальна техніка в технологічних процесах*, Т. 84, № 4, 2025, С. 246–252, doi:<https://doi.org/10.31891/2219-9365-2025-84-27>. *(Внесок авторів: Герман Ю.: розробка архітектури бортового обчислювального модуля (SDR-сканера), інтеграція радіотракту з системним середовищем Linux, оптимізація конвеєра цифрової обробки сигналів, побудова клієнтського веб-інтерфейсу; Верига А.: розробка методу розподіленої візуалізації спектральних даних, інтеграція обчислювального модуля в систему, загальне наукове керівництво).*
5. **Y. Herman**, “FPGA Platforms and Their Use in Edge Computing,” *Security of Infocommunication Systems and Internet of Things*, vol. 3, no. 2, Art. no. 02008, 2025, doi: <https://doi.org/10.31861/sisiot2025.2.02008>.

Наукові праці, що підтверджують апробацію матеріалів дисертації:

6. **Герман Ю. В., Круліковський О. В.** та Верига А. Д., «Автономна система обробки та візуалізації радіосигналів», праці XIV Міжнар. наук.-практ. конф. «Проблеми інформатики та комп’ютерної техніки» (ПІКТ–2025), Чернівці, Україна, 2025, С. 188–190. <https://drive.google.com/file/d/12FGgnfM6NA8HPo66h0TgVrfbPHAYDMFC/view> *(Внесок авторів: Герман Ю.В.: розробка архітектури програмного шару для безперервної потокової обробки сигналів; Круліковський О.В.: наукове редагування; Верига А.Д.: апаратне налаштування приймального тракту).*
7. **Герман Ю. В.** та Круліковський О. В., «Розробка та використання програмного забезпечення для систем на кристалі типу SoC FPGA Cyclone V», XII Міжнар. наук.-практ. конф. «Сучасні проблеми і досягнення в галузі радіотехніки, телекомунікацій та інформаційних технологій», Запоріжжя, 2024, С. 27–29. https://old.zp.edu.ua/uploads/dept_s&r/2024/conf/1.4/2024_Radiotekhnika_telekomunikatsiyi_ta_informatsiyi_tekhnolohiyi.pdf *(Внесок авторів: Герман Ю.В.: розробка*

архітектури програмно-апаратного шлюзу для керування периферією FPGA; Круліковський О.В.: верифікація апаратних ресурсів кристала, наукове консультування).

8. Круліковський О. В., Герман Ю. В. та Веренко О. С., «Програмно-апаратна взаємодія систем на кристалі типу SoC FPGA Cyclone V», Physical and Technological Problems of Transmission, Processing and Storage of Information in Infocommunication Systems: Proceedings of the Xth International Scientific-Practical Conference, Чернівці, 2025, С. 45. https://drive.google.com/file/d/11rJfJNk4H-8W9_uyNE63X84MCMky_Ba-/view (Внесок авторів: Круліковський О.В.: обґрунтування загального підходу до реалізації радіотехнічних пристроїв із програмним керуванням, оптимізація та конфігурація обраної архітектури; Герман Ю.В.: реалізація програмного доступу до регістрів вводу-виводу через інтерфейс ММІО; Веренко О.С.: тестування часових характеристик мостів HPS-FPGA).
9. Герман Ю. В., «Оцінка ефективності вбудованих систем на базі Linux та FPGA», ХХІХ міжнар. молодіж. форум «Радіоелектроніка та молодь у ХХІ столітті», Харків, 2025, Т. 3, С. 540–542. <https://drive.google.com/file/d/1DGXvFT-OADOOOo5CSwDuFfZ52yhVaFAE/view>.

Наукові праці, що додатково відображають результати досліджень, викладених у дисертаційній роботі:

10. Y. Herman, O. Krulikovskiy, S. Haliuk, and S. Subbotin, “Development of an embedded operating system based on the Linux kernel for SoC FPGA,” CEUR Workshop Proceedings, vol. 3702, pp. 376–388, 2024. <https://www.scopus.com/pages/publications/85195909635> (Scopus) (Внесок авторів: Герман Ю.: розробка методики формування спеціалізованого керуючого середовища Linux, проведення експериментального вимірювання системного джитера; Круліковський О.: конфігурація апаратної процесорної підсистеми (HPS); Галюк С.: статистичний аналіз результатів роботи планувальника задач; Субботін С.: методологічне керівництво, наукове редагування).

8. Апробація матеріалів дисертації.

Основні результати отримані в дисертаційній роботі були предметом обговорень на:

- Наукових семінарах кафедри радіотехніки та інформаційної безпеки Чернівецького національного університету імені Юрія Федьковича;
- Fourteenth International Scientific-Practical Conference «Проблеми інформатики та комп’ютерної техніки» (ПІКТ–2025) (м. Чернівці, 13–15 листопада 2025 р.);
- XII Міжнародна науково-практична конференція «Сучасні проблеми і досягнення в галузі радіотехніки, телекомунікацій та інформаційних технологій» (м. Запоріжжя, 10–12 грудня 2024 р.);
- Xth International Scientific-Practical Conference «Physical and technological problems of transmission, processing and storage of information in infocommunication systems», (м. Чернівці, 15–17 травня 2025 р.);
- ХХІХ Міжнародний молодіжний форум «Радіоелектроніка та молодь у ХХІ столітті» (м. Харків, 16–19 квітня 2025 р.);
- Seventh International Workshop on Computer Modeling and Intelligent Systems (CMIS-2024) (м. Запоріжжя, 3 травня 2024 р.);
- Seventeenth International Conference on Correlation Optics (SPIE) (м. Чернівці, 8–12 вересня 2025 р.).

9. Оцінка мови і стилю дисертації.

Дисертація написана чіткою мовою, відповідає критеріям науковості, забезпечуючи логічність, послідовність і об'єктивність. Застосована термінологія є загальновизнаною, а стиль викладення сприяє доступності сприйняття та можливості практичного використання отриманих результатів.

10. Відповідність змісту дисертації спеціальності з відповідної галузі знань, з якої вона подається до захисту.

Зміст дисертації повністю відповідає вимогам галузі знань 17 – Електроніка та телекомунікації та спеціальності 172 «Телекомунікації та радіотехніка». У роботі розглянуто актуальні наукові проблеми цієї галузі, використано сучасні теоретичні й експериментальні методи дослідження, а також запропоновано нові підходи, які відповідають напряму спеціалізації.

11. Дотримання нормативних вимог щодо оформлення дисертації.

Дисертаційна робота відповідає встановленим нормативним вимогам, визначеним наказом МОН «Про затвердження Вимог до оформлення дисертації» від 12.01.2017 р. № 40.

12. Рекомендація дисертації до захисту.

Дисертаційна робота Германа Юрія Володимировича «Синтез вузлів цифрової обробки сигналів засобами високорівневого проектування на базі систем на кристалі типу SoC FPGA», подана на здобуття наукового ступеня доктора філософії (PhD) з галузі знань 17 – Електроніка та телекомунікації за спеціальністю 172 «Телекомунікації та радіотехніка», за своєю актуальністю, науково-теоретичним рівнем, новизною постановки й розв'язання проблеми, а також практичним значенням отриманих результатів відповідає вимогам п. 6–9 Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради закладу вищої освіти або наукової установи про присудження ступеня доктора філософії, затвердженого Постановою КМУ від 12.01.2022 р. №44 (зі змінами, внесеними Постановою КМУ №507 від 03.05.2024 р.).

За результатами публічної презентації дисертації та її обговорення на засіданні кафедри радіотехніки та інформаційної безпеки навчально-наукового інституту фізико-технічних і комп'ютерних наук Чернівецького національного університету імені Юрія Федьковича від 12.03.2026 р., дисертацію Германа Юрія Володимировича «Синтез вузлів цифрової обробки сигналів засобами високорівневого проектування на базі систем на кристалі типу SoC FPGA» одноголосно рекомендовано до захисту в разовій спеціалізованій раді для здобуття наукового ступеня доктора філософії (PhD) з галузі знань 17 – Електроніка та телекомунікації за спеціальністю 172 «Телекомунікації та радіотехніка».

13.03.2026 р.

Голова засідання

д.т.н., професор, завідувач кафедри радіотехніки та інформаційної безпеки, гарант освітньо-наукової програми «Телекомунікації та радіотехніка»


Андрій САМЕЛО

Підпис  заступник
Учений секретар Чернівецького національного університету імені Юрія Федьковича



03 2026