Чернівецький національний університет імені Юрія Федьковича

(повне найменування головного закладу вищої освіти)

Відокремлений структурний підрозділ «Фаховий коледж

Чернівецького національного університету імені Юрія Федьковича»

(повна назва відокремленого структурного підрозділу)

Циклова комісія *комп'ютерна інженерія*

(назва циклової/предметної комісії)

"ПОГОДЖЕНО"
Завідувач
Природничого відділення
Христина МЕЛЬНИЧУК
(підпис) (ім'я та прізвище)
"27" 08 2026 року

"ЗАТВЕРДЖУЮ"
Заступник директора
з навчально-методичної роботи
Микола ДЕРЕВ'ЯНЧУК
(підпис) (ім'я та прізвище)
"28" 08 2026 року

ПРОГРАМА

навчальної дисципліни

"Комп'ютерна схемотехніка та архітектура комп'ютерів"

(вкажіть назву навчальної дисципліни (іноземною, якщо дисципліна викладається іноземною мовою))

обов'язкова

(вказати: обов'язкова/вибіркова)

Освітньо-професійна програма

"Комп'ютерна інженерія"

(назва освітньо-професійної програми)

Спеціальність

123 Комп'ютерна інженерія

(код і назва спеціальності)

Галузь знань

12 Інформаційні технології

(код і назва галузі знань)

Освітньо-професійний ступінь

фаховий молодший бакалавр

(назва освітньо-професійного ступеня)

Мова навчання

українська

(вказати: на якій мові читається предмет)

Чернівці, 2026

Програма навчальної дисципліни *"Комп'ютерна схемотехніка та архітектура комп'ютерів"*

(назва навчальної дисципліни)

складена відповідно до освітньо-професійної програми

"Комп'ютерна інженерія"

(назва освітньо-професійної програми)

затвердженої Вченою радою Чернівецького національного університету імені Юрія Федьковича (Протокол № 9 від «30» серпня 2022 року) та введеної в дію наказом ректора № 315 від «28» серпня 2026 року.

Розробники: (вказати авторів, їхні посади, наукові ступені та вчені (педагогічні) звання)

викладач вищої кваліфікаційної категорії, О.Ю. Тащук

Профайл викладача https://ce-college.chnu.edu.ua/tsyklova-komisiia/sklad-tsyklovoi-komisii/tashchuk-oleksandr-yuriiovych/

E-mail o.tashchuk@chnu.edu.ua

Сторінка курсу в Moodle https://moodle.chnu.edu.ua/course/view.php?id=5498

Робоча програма обговорена та узгоджена на засіданні циклової комісії

комп'ютерна інженерія

Протокол № 1 від "27" 08 2026 року

Голова циклової комісії _____ *Олександр ТАЩУК*

(підпис) (ім'я та прізвище)

Схвалена Методичною радою

Протокол № 1 від "27" 08 2026 року

Голова методичної ради _____ *Ольга БІЛОКРИЛА*

(підпис) (ім'я та прізвище)

ПЕРЕЗАТВЕРДЖЕНО

Протокол № ____ від _____, 20 __ р. _____ _____

(підпис) (ініціали та прізвище голови ЦК)

Протокол № ____ від _____, 20 __ р. _____ _____

(підпис) (ініціали та прізвище голови ЦК)

Протокол № ____ від _____, 20 __ р. _____ _____

(підпис) (ініціали та прізвище голови ЦК)

1. Мета та завдання навчальної дисципліни

Анотація: дисципліна «Комп'ютерна схемотехніка та архітектура комп'ютерів» забезпечує послідовне вивчення цифрової схемотехніки, принципів побудови функціональних вузлів комп'ютерних систем та архітектурної організації сучасних обчислювальних засобів. Зміст дисципліни охоплює булеву алгебру і цифрові логічні елементи, комбінаційні та послідовні пристрої, пам'ять, структуру процесора, систему команд, ієрархію пам'яті, введення-виведення, конвеєрну та багатоядерну організацію, а також основи моделювання, проєктування і діагностування цифрових систем.

Мета: формування у здобувачів фахової передвищої освіти системного розуміння принципів побудови, функціонування та взаємодії апаратних вузлів комп'ютера, а також практичних умінь аналізувати, моделювати, проєктувати і досліджувати цифрові схеми та базові архітектурні механізми сучасних комп'ютерних систем. Курс спрямований на поєднання рівня логічних елементів і функціональних вузлів із рівнем процесорної архітектури, пам'яті та підсистем введення-виведення, що створює основу для подальшого опанування мікропроцесорної техніки, системного програмування, вбудованих систем та інтернету речей.

Завдання: сформувати здатність використовувати булеву алгебру і методи мінімізації логічних функцій для синтезу цифрових схем; навчити досліджувати комбінаційні та послідовні вузли, запам'ятовувальні елементи та пристрої; забезпечити розуміння структури процесора, системи команд, циклу виконання інструкцій і способів організації керування; сформувати навички аналізу ієрархії пам'яті, кешування, віртуальної пам'яті, системних шин та введення-виведення; ознайомити з конвеєрною, суперскалярною, багатоядерною та гетерогенною організацією обчислень; навчити застосовувати програмні засоби моделювання та мови опису апаратури для перевірки і проєктування цифрових вузлів; розвинути навички технічного аналізу, аргументованого вибору архітектурних рішень, тестування та діагностування апаратних компонентів.

Предмет навчальної дисципліни: принципи та методи побудови цифрових схем і функціональних вузлів комп'ютерної техніки; структурна та

функціональна організація процесорів; системи команд і механізми керування; організація пам’яті та введення-виведення; способи підвищення продуктивності процесорних систем; засоби моделювання, опису та діагностування цифрової апаратури.

Пререквізити: успішне опанування базових тем з дисциплін «Фізика», «Вища математика», «Дискретна математика», «Комп’ютерна електроніка», «Теорія електричних та магнітних кіл», «Комп’ютерна арифметика». Особливо важливими є знання двійкових систем числення, булевої алгебри, основ електричних кіл, принципів роботи напівпровідникових приладів та базових засобів програмування.

Постреквізити: набуті знання та вміння використовуються під час вивчення дисциплін «Мікропроцесорна техніка та мікроконтролери», «Системне програмування», «Основи інтернету речей», при виконанні курсової та кваліфікаційної робіт, а також під час виробничої й переддипломної практики.

Студент повинен знати:

закони булевої алгебри та способи подання логічних функцій; принципи роботи логічних елементів різних технологій; структуру і методи синтезу комбінаційних та послідовних цифрових пристроїв; принципи роботи регістрів, лічильників і напівпровідникової пам’яті; базові моделі архітектури комп’ютера; структуру процесора, регістрового файла, арифметико-логічного пристрою та пристрою керування; принципи організації систем команд; способи подання числових даних; організацію кеш-пам’яті й віртуальної пам’яті; механізми переривань і прямого доступу до пам’яті; сучасні принципи конвеєрного, суперскалярного, багатоядерного і гетерогенного виконання; основи мов опису апаратури та цифрового моделювання; базові методи тестування і діагностування цифрових систем.

Студент повинен вміти:

перетворювати та мінімізувати логічні функції; будувати й досліджувати логічні схеми у програмних середовищах моделювання; розраховувати та аналізувати параметри комбінаційних і послідовних вузлів; проєктувати регістрові, лічильні та арифметичні схеми; аналізувати проходження даних і керувальних сигналів у процесорі; пояснювати виконання інструкцій і роботу конвеєра; оцінювати параметри кеш-пам’яті та ієрархії пам’яті; аналізувати підсистеми введення-виведення і системні інтерфейси; порівнювати архітектурні підходи x86, ARM та RISC-V на рівні загальних принципів; застосовувати базові конструкції HDL для опису цифрових модулів; виконувати тестування, пошук несправностей та документувати результати лабораторних досліджень.

Компетентності:

ЗК.03 Здатність до пошуку, оброблення та аналізу інформації з різних джерел.

ЗК.04 Здатність застосовувати знання у практичних ситуаціях.

ЗК.05 Здатність спілкуватися державною мовою як усно, так і письмово.

ЗК.07 Здатність працювати в команді.

ЗК.08 Здатність вчитися і оволодівати сучасними знаннями.

СК.02 Здатність застосовувати на практиці фундаментальні концепції, парадигми і основні принципи функціонування апаратних, програмних та інструментальних засобів комп’ютерної інженерії.

СК.04 Здатність брати участь у розробці системного та прикладного програмного забезпечення засобів комп’ютерної інженерії з використанням ефективних алгоритмів, сучасних методів і мов програмування.

СК.06 Здатність брати участь у модернізації апаратних та програмних засобів комп’ютерної інженерії.

СК.09 Здатність оформляти отримані робочі результати у вигляді презентацій, науково-технічних звітів.

СК.10 Здатність аргументувати вибір методів розв’язування спеціалізованих задач, критично оцінювати отримані результати, обґрунтовувати прийняті рішення.

СК.13 Здатність ідентифікувати, класифікувати та описувати роботу програмно-технічних засобів, комп'ютерних систем, мереж та їх компонентів шляхом використання аналітичних методів і методів моделювання.

СК.16 Здатність генерувати нові ідеї (креативність).

СК.17 Здатність до абстрактного мислення, аналізу і синтезу.

Програмні результати навчання:

РН.02 Знати і розуміти теоретичні положення, що лежать в основі функціонування апаратних та програмних засобів комп'ютерної інженерії.

РН.03 Знати сучасні методи та технології для розв'язання прикладних задач комп'ютерної інженерії.

РН.06 Тестувати, діагностувати та обслуговувати апаратні та програмні засоби комп'ютерної інженерії.

РН.07 Застосовувати знання для формулювання і розв'язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей.

РН.08 Застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації апаратних та програмних засобів комп'ютерної інженерії для вирішення технічних задач у професійній діяльності.

РН.10 Здійснювати пошук інформації з різних джерел для розв'язання задач комп'ютерної інженерії.

РН.11 Ідентифікувати, класифікувати та описувати роботу програмно-технічних засобів комп'ютерної інженерії.

РН.13 Обґрунтовувати прийняті рішення, оцінювати, оформляти та представляти результати професійної діяльності згідно з діючою нормативною документацією.

РН.18 Системно мислити та застосовувати творчі здібності до формування нових та нестандартних рішень при розв'язуванні задач комп'ютерної інженерії.

РН.19 Вміти використовувати методи аналізу та синтезу при розробці апаратних та програмних засобів комп'ютерної інженерії.

РН.20 Вміти ефективно працювати як індивідуально, так і у складі команди при вирішенні технічних та організаційних задач у професійній діяльності.

2. Опис навчальної дисципліни

2.1. Загальна інформація

Форма навчання	Рік підготовки	Семестр	Кредити	Години	Лекції	Л.Р.	С.Р.	Вид підсумкового контролю
Денна	4	7	3	90	30	30	30	залік
Денна	4	8	3	90	28	28	34	екзамен
Разом		**7–8**	**6**	**180**	**58**	**58**	**64**	**залік; екзамен**

Навчальне навантаження становить 180 годин (6 кредитів ЄКТС), з яких 58 годин передбачено на лекційні заняття, 58 годин – на лабораторні заняття та 64 години – на самостійну роботу. У сьомому семестрі вивчаються перші три змістові модулі обсягом 90 годин і проводиться залік; у восьмому семестрі опановуються наступні три змістові модулі обсягом 90 годин і проводиться екзамен.

2.2. Дидактична карта навчальної дисципліни

Назви змістових модулів і тем	Усього	л	п	лаб	інд	с.р.
1	**2**	**3**	**4**	**5**	**6**	**7**
Тема 1. Основи комп'ютерної схемотехніки. Цифрові сигнали, логічні рівні, системи числення та булева алгебра.	6	2	–	2	–	2
Тема 2. Логічні елементи та технології їх реалізації. ТТЛ і КМОН: електричні та часові параметри.	6	2	–	2	–	2
Тема 3. Мінімізація логічних функцій. Карти Карно та синтез логічних схем.	6	2	–	2	–	2
Тема 4. Комбінаційні пристрої: мультиплексори, демультиплексори, шифратори, дешифратори та компаратори.	6	2	–	2	–	2
Тема 5. Арифметичні цифрові вузли: напівсуматори, суматори, віднімачі та основи побудови АЛП.	6	2	–	2	–	2
Разом за ЗМ 1	**30**	**10**	**–**	**10**	**–**	**10**
Тема 6. Тригери та защіпки: SR, D, JK, T. Синхронізація і часові параметри.	6	2	–	2	–	2
Тема 7. Регістри і регістри зсуву. Паралельне та послідовне передавання даних.	6	2	–	2	–	2
Тема 8. Лічильники, дільники частоти та часові послідовності.	6	2	–	2	–	2
Тема 9. Скінченні автомати та принципи проєктування синхронних цифрових пристроїв.	6	2	–	2	–	2
Тема 10. Напівпровідникова пам'ять: ROM, SRAM, DRAM, Flash. Організація та часові характеристики.	6	2	–	2	–	2
Разом за ЗМ 2	**30**	**10**	**–**	**10**	**–**	**10**
Тема 11. Функціональна організація комп'ютера. Архітектури фон Неймана і Гарвардська. Системні шини.	6	2	–	2	–	2
Тема 12. Структура процесора: тракт даних, АЛП, регістровий файл і пристрій керування.	6	2	–	2	–	2

Назви змістових модулів і тем	Усього	л	п	лаб	інд	с.р.
1	**2**	**3**	**4**	**5**	**6**	**7**
Тема 13. Цикл виконання команди. Мікрооперації, жорстка та мікропрограмна логіка керування.	6	2	–	2	–	2
Тема 14. Архітектури систем команд: CISC і RISC. Загальні принципи x86, ARM та RISC-V.	6	2	–	2	–	2
Тема 15. Подання даних і комп'ютерна арифметика. Цілі та дійсні числа, стандарт IEEE 754.	6	2	–	2	–	2
Разом за ЗМ 3	**30**	**10**	**–**	**10**	**–**	**10**
Тема 16. Ієрархія пам'яті та принцип локальності. Організація кеш-пам'яті.	7	2	–	2	–	3
Тема 17. Віртуальна пам'ять, сторінкова організація, трансляція адрес, MMU та TLB.	7	2	–	2	–	3
Тема 18. Організація введення-виведення. Програмне введення-виведення, переривання та DMA.	6	2	–	2	–	2
Тема 19. Системні шини та інтерфейси. PCI Express, USB, шина пам'яті та принципи адресації пристроїв.	6	2	–	2	–	2
Тема 20. Підсистеми зовнішньої пам'яті: HDD, SSD, SATA, NVMe. Контролери та буферизація.	6	2	–	2	–	2
Разом за ЗМ 4	**32**	**10**	**–**	**10**	**–**	**12**
Тема 21. Конвеєризація команд. Структурні, інформаційні та керувальні конфлікти.	7	2	–	2	–	3
Тема 22. Суперскалярне і позачергове виконання. Перейменування регістрів та прогнозування переходів.	7	2	–	2	–	3
Тема 23. Багатоядерні процесори, апаратна багатопотоковість і паралельні обчислення.	6	2	–	2	–	2
Тема 24. Графічні процесори та гетерогенні обчислювальні системи.	6	2	–	2	–	2
Тема 25. Продуктивність комп'ютерних систем: CPI, тактова частота, пропускна здатність, бенчмарки, енергоспоживання.	6	2	–	2	–	2
Разом за ЗМ 5	**32**	**10**	**–**	**10**	**–**	**12**
Тема 26. Мови опису апаратури та програмована логіка. Основи Verilog/VHDL, FPGA і CPLD.	7	2	–	2	–	3
Тема 27. Моделювання цифрових схем і процесорних вузлів у EDA-середовищах.	6	2	–	2	–	2
Тема 28. Тестування та діагностування цифрових пристроїв і комп'ютерних підсистем. Осцилограф, логічний аналізатор, POST/UEFI.	6	2	–	2	–	2
Тема 29. Комплексне проєктування та порівняльний аналіз архітектури комп'ютерної системи.	7	2	–	2	–	3
Разом за ЗМ 6	**26**	**8**	**–**	**8**	**–**	**10**
Усього годин	**180**	**58**	**–**	**58**	**–**	**64**

3. Теми лекційних занять

№	Назва теми	К-ть годин
ЗМ 1. Основи цифрової схемотехніки		
1	Основи комп’ютерної схемотехніки. Цифрові сигнали, логічні рівні, системи числення та булева алгебра.	2
2	Логічні елементи та технології їх реалізації. ТТЛ і КМОН: електричні та часові параметри.	2
3	Мінімізація логічних функцій. Карти Карно та синтез логічних схем.	2
4	Комбінаційні пристрої: мультиплексори, демультиплексори, шифратори, дешифратори та компаратори.	2
5	Арифметичні цифрові вузли: напівсуматори, суматори, віднімачі та основи побудови АЛП.	2
ЗМ 2. Послідовні пристрої та пам’ять		
6	Тригери та защіпки: SR, D, JK, T. Синхронізація і часові параметри.	2
7	Регістри і регістри зсуву. Паралельне та послідовне передавання даних.	2
8	Лічильники, дільники частоти та часові послідовності.	2
9	Скінченні автомати та принципи проєктування синхронних цифрових пристроїв.	2
10	Напівпровідникова пам’ять: ROM, SRAM, DRAM, Flash. Організація та часові характеристики.	2
ЗМ 3. Базова архітектура комп’ютера		
11	Функціональна організація комп’ютера. Архітектури фон Неймана і Гарвардська. Системні шини.	2
12	Структура процесора: тракт даних, АЛП, регістровий файл і пристрій керування.	2
13	Цикл виконання команди. Мікрооперації, жорстка та мікропрограмна логіка керування.	2
14	Архітектури систем команд: CISC і RISC. Загальні принципи x86, ARM та RISC-V.	2
15	Подання даних і комп’ютерна арифметика. Цілі та дійсні числа, стандарт IEEE 754.	2
ЗМ 4. Пам’ять та введення-виведення		
16	Ієрархія пам’яті та принцип локальності. Організація кеш-пам’яті.	2
17	Віртуальна пам’ять, сторінкова організація, трансляція адрес, MMU та TLB.	2
18	Організація введення-виведення. Програмне введення-виведення, переривання	2
19	Системні шини та інтерфейси. PCI Express, USB, шина пам’яті та принципи адресації пристроїв.	2
20	Підсистеми зовнішньої пам’яті: HDD, SSD, SATA, NVMe. Контролери та буферизація.	2
ЗМ 5. Сучасна мікроархітектура		
21	Конвеєризація команд. Структурні, інформаційні та керувальні конфлікти.	2
22	Суперскалярне і позачергове виконання. Перейменування регістрів та прогнозування переходів.	2
23	Багатоядерні процесори, апаратна багатопотоковість і паралельні обчислення.	2
24	Графічні процесори та гетерогенні обчислювальні системи.	2
25	Продуктивність комп’ютерних систем: CPI, тактова частота, пропускна здатність, бенчмарки, енергоспоживання.	2
ЗМ 6. Проєктування та діагностування		
26	Мови опису апаратури та програмована логіка. Основи Verilog/VHDL, FPGA і CPLD.	2
27	Моделювання цифрових схем і процесорних вузлів у EDA-середовищах.	2
28	Тестування та діагностування цифрових пристроїв і комп’ютерних підсистем. Осцилограф, логічний аналізатор, POST/UEFI.	2
29	Комплексне проєктування та порівняльний аналіз архітектури комп’ютерної системи.	2

4. Теми лабораторних занять

№	Назва теми	К-сть годин
ЗМ 1. Основи цифрової схемотехніки		
1	Дослідження систем числення, булевих функцій та базових логічних операцій у середовищі цифрового моделювання.	2
2	Дослідження логічних елементів та параметрів ТТЛ/КМОН-схем.	2
3	Мінімізація логічних функцій за картами Карно та реалізація мінімізованої схеми.	2
4	Моделювання мультиплексора, дешифратора, шифратора та компаратора.	2
5	Побудова і дослідження суматора та арифметико-логічного вузла.	2
ЗМ 2. Послідовні пристрої та пам’ять		
6	Дослідження SR-, D-, JK- і T-тригерів.	2
7	Моделювання паралельних і зсувних регістрів.	2
8	Дослідження двійкових лічильників і дільників частоти.	2
9	Проєктування синхронного скінченного автомата.	2
10	Моделювання запам’ятовувальних пристроїв та часових діаграм операцій читання/запису.	2
ЗМ 3. Базова архітектура комп’ютера		
11	Побудова структурної моделі комп’ютера з процесором, пам’яттю та підсистемою введення-виведення.	2
12	Моделювання тракту даних процесора: регістровий файл, АЛП та мультиплексори.	2
13	Моделювання циклу виконання інструкції та формування керувальних сигналів.	2
14	Порівняльне дослідження форматів інструкцій і способів адресації RISC та CISC.	2
15	Моделювання цілочисельної арифметики та подання чисел із плаваючою комою IEEE 754.	2
ЗМ 4. Пам’ять та введення-виведення		
16	Дослідження прямого, повністю асоціативного та множинно-асоціативного кешування.	2
17	Моделювання сторінкової трансляції адрес і роботи TLB.	2
18	Дослідження переривань і прямого доступу до пам’яті на моделі підсистеми введення-виведення.	2
19	Аналіз сигналів системної шини та принципів роботи PCI Express/USB на функціональному рівні.	2
20	Порівняльний аналіз SATA та NVMe і моделювання обміну з накопичувачем.	2
ЗМ 5. Сучасна мікроархітектура		
21	Моделювання конвеєра процесора та усунення конфліктів.	2
22	Дослідження прогнозування переходів і впливу позачергового виконання на продуктивність.	2
23	Моделювання паралельної роботи багатоядерної системи та оцінювання прискорення.	2
24	Дослідження базових принципів SIMD/SIMT та структури графічного процесора.	2
25	Оцінювання продуктивності: CPI, прискорення, пропускна здатність і енергоефективність.	2
ЗМ 6. Проєктування та діагностування		
26	Опис і моделювання комбінаційного та послідовного цифрового модуля мовою HDL.	2
27	Створення комплексної цифрової схеми в EDA-середовищі та перевірка її часових діаграм.	2
28	Діагностування несправностей цифрової схеми за допомогою віртуального осцилографа і логічного аналізатора.	2
29	Підсумкове проєктування інтегрованої моделі процесорного вузла або простої комп’ютерної системи.	2

5. Самостійна робота

№	Назва теми для самостійного опрацювання	Кількість годин
ЗМ 1. Основи цифрової схемотехніки		
1	Повторення двійкової, вісімкової та шістнадцяткової систем числення; закони булевої алгебри.	2
2	Порівняння серій логічних мікросхем та оцінювання завадостійкості.	2
3	Методи Квайна–Мак-Класкі та програмна мінімізація логічних функцій.	2
4	Пріоритетні шифратори, каскадування дешифраторів і мультиплексорів.	2
5	Швидкі суматори, перенесення з випередженням, арифметичні вузли процесора.	2
ЗМ 2. Послідовні пристрої та пам’ять		
6	Метастабільність, синхронізація асинхронних сигналів, setup/hold time.	2
7	Кільцеві та Джонсонівські регістри, застосування регістрів зсуву.	2
8	Синхронні та асинхронні лічильники, модуль лічби.	2
9	Автомати Мілі та Мура, кодування станів.	2
10	Корекція помилок пам’яті, ECC і сучасні типи енергонезалежної пам’яті.	2
ЗМ 3. Базова архітектура комп’ютера		
11	Еволюція архітектур комп’ютерів та рівні абстракції.	2
12	Регістрові файли, внутрішні шини та мікрооперації.	2
13	Мікропрограмне керування і формат мікрокоманди.	2
14	Порівняння принципів ISA x86-64, ARMv8/ARMv9 та RISC-V.	2
15	Округлення, переповнення і виняткові значення IEEE 754.	2
ЗМ 4. Пам’ять та введення-виведення		
16	Політики заміщення кеш-рядків і багаторівневе кешування.	3
17	Сторінкові таблиці, великі сторінки і механізми захисту пам’яті.	3
18	Пріоритети переривань, контролери переривань і DMA-контролери.	2
19	Арбітраж шин, транзакції та принципи пакетного обміну.	2
20	RAID, черги команд NVMe та надійність накопичувачів.	2
ЗМ 5. Сучасна мікроархітектура		
21	Forwarding, stalls, branch hazards і глибина конвеєра.	3
22	ROB, reservation stations і базові принципи алгоритму Томасуло.	3
23	Когерентність кешів, NUMA і закон Амдала.	2
24	Порівняння архітектур CPU та GPU для різних класів задач.	2
25	Метрики SPEC, roofline-підхід та енергетичні обмеження.	2
ЗМ 6. Проєктування та діагностування		
26	Синтез HDL-коду, тестові стенди та часові обмеження.	3
27	Принципи роботи логічних симуляторів та верифікація цифрових схем.	2
28	Built-In Self-Test, JTAG та методи апаратної діагностики.	2
29	Підготовка технічного обґрунтування архітектурних рішень і порівняльної таблиці параметрів.	3
Усього		**64**

6. Форми і методи навчання

Форми навчання:

проблемні й оглядові лекції, лабораторні заняття, заняття із застосуванням комп'ютерної та телекомунікаційної техніки, інтерактивні заняття з навчанням одних студентів іншими, інтегровані заняття, проблемні заняття, відеолекції, відеозаняття і відеоконференції засобами Google Meet, Cisco Webex, заняття з використанням системи електронного навчання Moodle.

Методи:

проблемний виклад матеріалу, частково-пошукові та дослідницькі лабораторні практикуми, презентації, кейс-стаді, консультації і дискусії, робота в інтернет-класі: електронні лекції, лабораторні роботи, дистанційні консультації та ін., спрямовані на активізацію і стимулювання навчально-пізнавальної діяльності студентів.

Підходи до навчання:

використовуються студентоцентрований, проблемно-орієнтований, діяльнісний, комунікативний, професійно-орієнований, міждисциплінарний підходи.

Реалізація навчального процесу здійснюється під час лекційних, лабораторних занять, самостійної позааудиторної роботи з використанням сучасних інформаційних технологій навчання, консультацій з викладачами.

Для формувань уміння та навичок застосовуються такі методи навчання:

- вербальні/словесні (лекція, пояснення, розповідь, бесіда, інструктаж);
- наочні (спостереження, ілюстрація, демонстрація);
- практичні (проведення експерименту, практики, виконання курсового проекту);
- пояснювально-ілюстративний або інформаційно-рецептивний, який передбачає пред’явлення готової інформації викладачем та її засвоєння студентами;
- репродуктивний (виконання лабораторних завдань за зразком);
- метод проблемного викладу матеріалу на лекційних заняттях.

Словесні методи навчання. Навчальна лекція

За допомогою даного методу забезпечується усне викладення матеріалу великими ємністю й складністю логічних побудов, доказів і узагальнень. В ході лекції використовуються прийоми усного викладення інформації, підтримання уваги протягом тривалого часу, активізації мислення студентів, прийоми забезпечення логічного запам'ятовування, переконання, аргументації, доказів, класифікації, систематизації і узагальнення. В залежності від специфіки лекційного матеріалу іноді використовується лекція-діалог.

Індуктивний метод навчання

Даний метод навчання використовується в рамках лекційних занять, коли матеріал носить, здебільшого, фактичний характер. В рамках лабораторних занять метод застосовується при виконанні технічних задач, коли студенти використовують раніше здобуті теоретичні знання при роботі з конкретними пристроями (комп'ютерами) та програмними продуктами.

Репродуктивний метод навчання

Даний метод навчання використовується в рамках лекційних і лабораторних занять, а також під час самостійної роботи студентів. Метод передбачає роботу студентів за визначеним алгоритмом. Згідно з методом для виконання завдань студентам надаються методичні вказівки, правила і навчальні приклади.

Проблемно-пошукові методи навчання

Проблемно-пошукові методи застосовуються в ході проблемного навчання, а саме в процесі виконання лабораторних робіт та індивідуальних дослідних завдань, де під проблемною ситуацією треба вважати невідповідність між тим, що вивчається і вже вивченим. При використанні проблемно-пошукових методів навчання викладач використовує такі прийоми: створює проблемну ситуацію (ставить питання, пропонує задачу, експериментальне завдання), організує колективне обговорення можливих підходів до рішення проблемної ситуації, стимулює висування гіпотез, тощо. Студенти роблять припущення про шляхи вирішення проблемної ситуації, узагальнюють раніше набуті знання, виявляють причини явищ, пояснюють їхнє походження,

вибирають найбільш раціональний варіант вирішення проблемної ситуації. Викладач обов'язково керує цим процесом на всіх етапах, а також за допомогою запитань-підказок. Також даний метод використовується при опрацюванні матеріалів в системі дистанційної освіти «Moodle».

Наочний метод навчання

Наочний метод достатньо важливий для студентів, оскільки забезпечує візуальне подання навчального матеріалу, зокрема, з використанням інформаційно-комунікаційних технологій. При викладанні дисципліни наочний метод навчання поєднується зі словесними методами для представлення інформації у вигляді таблиць, рисунків, схем та діаграм.

7. Система контролю та оцінювання

Методи контролю

Методи контролю передбачають перевірку теоретичної підготовки, практичних умінь і здатності аргументовано пояснювати результати моделювання. Поточне оцінювання здійснюється за результатами лабораторних робіт, модульних контрольних робіт, тестування в Moodle, усного опитування, аналізу технічних схем, індивідуальних розрахунково-аналітичних завдань та презентації результатів виконаних робіт. Захист лабораторної роботи передбачає демонстрацію працездатної моделі або коректних результатів дослідження, пояснення принципу роботи схеми чи архітектурного механізму та відповіді на контрольні запитання.

Види контролю

Поточний контроль здійснюється на всіх етапах навчальної діяльності у формах: опитування студентів на предмет засвоєння навчального матеріалу; тестового контролю; виконання лабораторних та письмових робіт.

Підсумковий контроль проводиться у кінці першого семестру у формі усного заліку.

Підсумкове оцінювання за результатами вивчення дисципліни проводиться шляхом зваженого додавання результатів виконання лабораторних робіт, модульного контролю та результатів усного заліку.

Система оцінювання

Навчальні досягнення студентів із дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів» оцінюються 100-бальною шкалою.

Кожний модуль включає бали за поточну роботу студента на поточних та лабораторних заняттях, виконання самостійних робіт, модульну контрольну роботу.

Контроль успішності студентів з урахуванням поточного і підсумкового оцінювання здійснюється відповідно до розподілу балів згідно Критеріїв оцінювання результатів навчання з дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів»

Форми контролю

у 7 семестрі – поточний і модульний контроль та підсумковий залік;

у 8 семестрі – поточний і модульний контроль та підсумковий екзамен.

У разі організації освітнього процесу в дистанційній або змішаній формі теоретичне тестування, подання звітів і частина захистів можуть проводитися засобами Moodle та відеоконференцій із дотриманням вимог до ідентифікації здобувача і академічної доброчесності.

Політика академічної доброчесності.

Дотримання політики щодо академічної доброчесності учасниками освітнього процесу при вивченні освітнього компонента регламентовано чинними документами ВСП «Фаховий коледж ЧНУ»:

Етичний кодекс Відокремленого структурного підрозділу «Фаховий коледж Чернівецького національного університету імені Юрія Федьковича»

Положенням про виявлення та запобігання академічному плагіату у Відокремленому структурному підрозділі «Фаховий коледж Чернівецького національного університеті імені Юрія Федьковича»

Політика використання штучного інтелекту в Чернівецькому національному університету імені Юрія Федьковича

Використання здобувачами фахової передвишої освіти інструментів штучного інтелекту (ШІ) під час виконання навчальних завдань:

допускається за умови дотримання принципів академічної доброчесності (здобувач освіти несе відповідальність за зміст, достовірність і результати поданої роботи, а у разі використання ШІ зобов'язаний зазначити факт і спосіб його застосування);

не допускається використання ШІ як заміни самостійного виконання завдань або з порушенням інших вимог академічної доброчесності;

додаткові обмеження чи вимоги щодо використання ШІ можуть визначатися викладачем в освітньому процесі для конкретних видів навчальної діяльності відповідно до особливостей дисципліни.

Виконання лабораторних, самостійних і контрольних завдань має бути самостійним, із коректним зазначенням використаних джерел, програмних засобів та зовнішніх матеріалів. Використання інструментів штучного інтелекту допускається лише як допоміжного засобу для пояснення, перевірки або пошуку помилок за умови, що здобувач здатний обґрунтувати подані результати і зазначає факт та спосіб використання таких інструментів. Не допускається подання автоматично згенерованих або запозичених результатів як власної роботи, а також підміна експериментальних даних, схем чи вимірювань.

Розподіл балів у 7 семестрі (залік)

Вид роботи	Лабораторні роботи 1–15	Модульні контрольні роботи	Самостійна робота / активність	Разом
Поточний контроль	30	15	5	50
Підсумковий залік				50

Семестрова оцінка в 7 семестрі визначається як сума балів за поточну роботу (до 50 балів) і результат заліку (до 50 балів), максимальна кількість – 100 балів.

Розподіл балів у 8 семестрі (екзамен)

Вид роботи	Лабораторні роботи 16–29	Модульні контрольні роботи	Підсумкове індивідуальне завдання	Разом
Поточний контроль	28	15	7	50
Екзамен				50

Семестрова оцінка в 8 семестрі визначається як сума балів за поточну роботу (до 50 балів) і результат екзамену (до 50 балів), максимальна кількість – 100 балів.

Критерії оцінювання відповідей студентів

Рівень	Бали	Критерії оцінювання
Високий	90–100 %	Повне і коректне розуміння теоретичного матеріалу; правильне застосування методів аналізу та синтезу; обґрунтоване пояснення схем і архітектурних механізмів; відсутність принципових помилок у розрахунках та моделюванні; здатність самостійно формулювати висновки і порівнювати альтернативні рішення.
Достатній	70–89 %	Матеріал засвоєно в цілому правильно; допускаються поодинокі неточності, що не змінюють суті відповіді; практичне завдання виконано коректним методом, але можливі незначні похибки в розрахунках, оформленні або аргументації.
Середній	50–69 %	Засвоєно основні положення, однак наявні суттєві прогалини в поясненні взаємозв’язків між вузлами або етапами роботи системи; практичне завдання виконано частково, з помилками в логіці, розрахунках чи інтерпретації результатів.
Початковий	0–49 %	Відсутнє системне розуміння ключових понять; відповідь містить принципові змістові помилки; студент не може пояснити роботу базових схем або архітектурних механізмів і не виконує практичне завдання на рівні, достатньому для досягнення програмних результатів навчання.

8. Критерії оцінювання навчальних досягнень студентів під час проведення підсумкового контролю

Залік у 7 семестрі проводиться в усній, письмовій або комбінованій формі. Залікове завдання може містити два теоретичні питання та одне практичне завдання, пов’язане з аналізом або синтезом цифрової схеми, побудовою часової діаграми, визначенням логічної функції чи поясненням роботи функціонального вузла. Максимальна оцінка за залік становить 50 балів. Під час оцінювання враховуються повнота і точність відповіді, коректність термінології, логічність пояснення, правильність схем і розрахунків, а також здатність обґрунтовувати вибір способу розв’язання.

Екзамен у 8 семестрі проводиться в усній, письмовій або комбінованій формі. Екзаменаційний білет може містити два теоретичні питання та практичне завдання з аналізу архітектури, ієрархії пам’яті, конвеєра, підсистеми введення-виведення, оцінювання продуктивності або фрагмента HDL-моделі. Максимальна оцінка за екзамен становить 50 балів. Результат оцінюється з урахуванням глибини розуміння взаємозв’язку схемотехнічного та архітектурного рівнів, правильності застосування моделей і формул, здатності інтерпретувати технічні характеристики та аргументувати інженерні рішення.

Шкала оцінювання: національна та ЄКТС

Сума балів	Оцінка ЄКТС	Оцінка за національною шкалою (екзамен)	Оцінка за національною шкалою (залік)
90 – 100	A	відмінно	зараховано
80 – 89	B	добре	зараховано
70 – 79	C	добре	зараховано
60 – 69	D	задовільно	зараховано
50 – 59	E	задовільно	зараховано
35 – 49	FX	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання
0 – 34	F	незадовільно з обов’язковим повторним вивченням дисципліни	не зараховано з обов’язковим повторним вивченням дисципліни

9. Перелік питань для підсумкового контролю

9.1. Питання до заліку (7 семестр)

№	Питання
1	Поняття цифрового сигналу. Логічні рівні та основні параметри цифрових сигналів.
2	Двійкова, вісімкова та шістнадцяткова системи числення. Перетворення чисел.
3	Основні закони та тотожності булевої алгебри.
4	Логічні елементи НЕ, І, АБО, І-НЕ, АБО-НЕ, XOR, XNOR.
5	ТТЛ та КМОН логіка: особливості, рівні напруг, швидкодія та енергоспоживання.
6	Форми подання логічних функцій. ДДНФ і ДКНФ.
7	Мінімізація логічних функцій за допомогою карт Карно.
8	Призначення і принцип роботи мультиплексора та демультиплексора.
9	Шифратори, дешифратори і компаратори кодів.
10	Напівсуматор і повний суматор. Формування сигналу перенесення.
11	Принцип побудови арифметико-логічного пристрою.
12	Защіпки і тригери. Відмінності синхронних та асинхронних елементів.
13	SR-, D-, JK- і T-тригери: таблиці переходів і часові діаграми.
14	Паралельні та зсувні регістри. Способи введення та виведення даних.
15	Синхронні й асинхронні лічильники. Модуль лічби.
16	Скінченні автомати Мілі та Мура.
17	Організація ROM, SRAM і DRAM.
18	Флеш-пам’ять та особливості енергонезалежних запам’ятовувальних пристроїв.
19	Архітектура фон Неймана та Гарвардська архітектура.
20	Основні функціональні блоки комп’ютера та взаємодія між ними.
21	Структура центрального процесора: АЛП, регістри, пристрій керування.
22	Регістровий файл і тракт даних процесора.
23	Цикл вибірки та виконання команди.
24	Мікрооперації та формування керувальних сигналів.
25	Жорстка та мікропрограмна реалізація пристрою керування.
26	Поняття системи команд та формату інструкції.
27	CISC і RISC: принципові відмінності.
28	Загальні особливості архітектур x86, ARM та RISC-V.
29	Подання цілих чисел зі знаком. Додатковий код.
30	Подання чисел із плаваючою комою за IEEE 754.

9.2. Питання до екзамену (8 семестр)

№	Питання
1	Принцип локальності та побудова ієрархії пам’яті.
2	Кеш-пам’ять: кеш-рядок, hit, miss, hit rate і miss penalty.
3	Пряме, повністю асоціативне та множинно-асоціативне відображення кешу.
4	Політики заміщення та запису в кеш-пам’яті.
5	Багаторівнева організація кеш-пам’яті.
6	Поняття віртуальної пам’яті. Сторінка і кадр сторінки.
7	Трансляція віртуальних адрес. Сторінкові таблиці.
8	Призначення TLB і вплив на продуктивність системи.
9	Способи організації введення-виведення.
10	Програмне введення-виведення та опитування пристрою.
11	Переривання: джерела, пріоритети та обробка.
12	Прямий доступ до пам’яті DMA.
13	Системні шини: адресні, інформаційні та керувальні сигнали.
14	Основні принципи PCI Express.
15	Основні принципи USB та роль контролера шини.
16	Архітектура накопичувачів HDD та SSD.
17	Порівняння SATA та NVMe.
18	Конвеєризація виконання інструкцій та її призначення.
19	Структурні, інформаційні та керувальні конфлікти конвеєра.
20	Forwarding, stalls і способи зменшення втрат конвеєра.
21	Прогнозування переходів та його вплив на продуктивність.
22	Суперскалярний процесор і паралелізм на рівні інструкцій.
23	Позачергове виконання та перейменування регістрів.
24	Багатоядерні процесори та рівні паралелізму.
25	Апаратна багатопотоковість SMT.
26	Когерентність кеш-пам’яті у багатоядерних системах.
27	Закон Амдала та оцінювання прискорення паралельної системи.
28	Архітектура графічного процесора. SIMD і SIMT.
29	Гетерогенні обчислювальні системи CPU+GPU.
30	Метрики продуктивності: latency, throughput, CPI, IPC.
31	Взаємозв’язок тактової частоти, CPI та часу виконання програми.
32	Енергоспоживання та теплові обмеження процесорів.
33	Призначення мов опису апаратури Verilog/VHDL.
34	Комбінаційний і послідовний опис цифрової логіки в HDL.
35	Поняття синтезу, симуляції та тестового стенда.
36	FPGA і CPLD: призначення та базові структурні відмінності.
37	Засоби моделювання цифрових схем та часових діаграм.
38	Осцилограф і логічний аналізатор у діагностиці цифрових пристроїв.
39	POST/UEFI та базові механізми апаратної самодіагностики.
40	Підходи до порівняльного аналізу архітектури комп’ютерної системи.

10. Рекомендована література

10.1. Основна (базова)

1. Mano M. M., Ciletti M. D. Digital Design: Global Edition. 6th ed. Pearson Education, 2018. 711 p. ISBN 978-1-292-23118-1.

2. Harris S., Harris D. Digital Design and Computer Architecture, RISC-V Edition. 1st ed. Morgan Kaufmann, 2021. 592 p. ISBN 978-0-12-820064-3.

3. Patterson D. A., Hennessy J. L. Computer Organization and Design RISC-V Edition: The Hardware/Software Interface. 2nd ed. Morgan Kaufmann, 2020. 736 p. ISBN 978-0-12-820331-6.

4. Stallings W. Computer Organization and Architecture: Designing for Performance. 11th ed. Pearson, 2019. 887 p. ISBN 978-0-13-499719-3.

10.2. Допоміжна

1. Intel Corporation. Intel® 64 and IA-32 Architectures Software Developer’s Manual. Електронний ресурс. Офіційна технічна документація Intel. URL: https://www.intel.com/content/www/us/en/developer/articles/technical/intel-sdm.html (дата звернення: 23.09.2026).

2. RISC-V International. The RISC-V Instruction Set Manual. Електронний ресурс. URL: https://riscv.org/technical/specifications/ (дата звернення: 23.09.2026).

3. IEEE. IEEE Standard for Floating-Point Arithmetic, IEEE Std 754-2019. New York: IEEE, 2019.

Інформаційні ресурси

1. Освітньо-професійна програма «Комп’ютерна інженерія» спеціальності F7 Комп’ютерна інженерія ВСП «Фаховий коледж Чернівецького національного університету імені Юрія Федьковича». URL: https://media.chnu.edu.ua/media/gzppl0ds/f7-ce-2025-college.pdf (дата звернення: 23.09.2026).

2. Електронний курс «Комп’ютерна схемотехніка та архітектура комп’ютерів» у Moodle Чернівецького національного університету імені Юрія Федьковича. URL: https://moodle.chnu.edu.ua/course/view.php?id=5498 (дата звернення: 23.09.2026).

3. Профайл викладача Тащука Олександра Юрійовича. Циклова комісія комп’ютерної інженерії. URL: https://ce-college.chnu.edu.ua/tsyklova-komisiia/sklad-tsyklovoi-komisii/tashchuk-oleksandr-yuriiovych/ (дата звернення: 23.09.2026).

4. Logisim Evolution: офіційний репозитарій програмного засобу для моделювання цифрових логічних схем. URL: https://github.com/logisim-evolution/logisim-evolution (дата звернення: 23.09.2026).