

## ВІДГУК

офіційного опонента, доктора технічних наук, професора,  
завідувача кафедри інформаційних радіоелектронних технологій і систем  
Вінницького національного технічного університету

Осадчука Олександра Володимировича

на дисертаційну роботу Германа Юрія Володимировича на тему:  
«Синтез вузлів цифрової обробки сигналів засобами високорівневого  
проектування на базі систем на кристалі типу SoC FPGA»,  
яку подано для здобуття ступеня доктора філософії  
з галузі знань 17 – Електроніка та телекомунікації  
за спеціальністю 172 «Телекомунікації та радіотехніка»

### **Актуальність теми дисертації.**

Сучасні радіотехнічні та телекомунікаційні системи потребують апаратних платформ, здатних забезпечити одночасно високу пропускну здатність, детермінованість часових характеристик, інтеграцію з різнорідною периферією та можливість швидкої адаптації до змін алгоритмів обробки даних. Це стосується як вузлів радіомоніторингу та програмно-визначеного радіо, так і систем вимірювання, телеметрії, вбудованих засобів керування та захисту каналів зв'язку.

У таких умовах системи на кристалі типу SoC FPGA набувають особливої важливості, оскільки дозволяють поєднати мікропроцесорну підсистему з апаратною логікою та високошвидкісними інтерфейсами в межах єдиної конфігурованої платформи. Проте побудова ефективних вузлів цифрової обробки сигналів на їх основі потребує розв'язання ряду складних задач: від формування спеціалізованого вбудованого ОС-середовища до визначення меж доцільності апаратного розвантаження, синтезу спеціалізованих ядер та їх інтеграції з програмним контуром керування.

Цим питанням присвячено дисертаційну роботу Ю. В. Германа. Її тема є актуальною, оскільки має безпосереднє відношення до побудови сучасних радіотехнічних і телекомунікаційних вузлів на базі FPGA-платформ, де поєднуються функції вимірювання, обробки, передавання та захисту даних.

Показово, що автор підходить до цієї теми не вузько, а розглядає її як задачу побудови повноцінного програмно-апаратного середовища з прогнозованою поведінкою.

## **Оцінка змісту та завершеності дисертації.**

Дисертаційна робота має чітку структуру, відповідає логіці наукового дослідження та охоплює весь цикл розроблення гетерогенних вузлів цифрової обробки сигналів.

У **вступі** обґрунтовано актуальність теми, сформульовано мету та завдання роботи, визначено об'єкт, предмет і методи дослідження, наведено наукову новизну й практичне значення отриманих результатів.

**Перший розділ** містить аналіз сучасних методів і засобів побудови вузлів ЦОС на базі SoC FPGA. У ньому розглянуто класичні HDL-підходи, можливості високорівневого синтезу, роль Linux у вбудованих системах та особливості взаємодії між HPS і FPGA. Розділ виконує важливу функцію постановки проблеми і обґрунтування вибору технологічного напрямку дослідження.

**Другий розділ** присвячений архітектурі та методиці побудови спеціалізованої програмно-апаратної платформи. У ньому докладно висвітлено питання формування вбудованої Linux-системи, конфігурації ядра, апаратно-залежного шару, організації rootfs, інтеграції з прискорювачами та забезпечення часової відтворюваності. Сильною стороною цього розділу є увага до інженерних деталей, що особливо важливо для робіт, орієнтованих на реальну апаратну реалізацію.

У **третьому розділі** запропоновану платформу перевірено на прикладних задачах: реалізації системи потокового спектрального моніторингу та автономного сенсорного вузла. Це дозволяє оцінити працездатність рішень не лише в лабораторному середовищі, а й у прикладних сценаріях з реальними вимогами до стабільності та функціональної гнучкості.

**Четвертий розділ** присвячено синтезу та системній інтеграції апаратного прискорювача для реалізації алгоритму «Струмок». Автором продемонстровано раціональний підхід до побудови апаратного ядра на рівні RTL та інтеграції керуючих механізмів у програмне середовище. Отримані показники ресурсоемності, пропускну здатності та маневреності зміни ключів свідчать про високий прикладний потенціал роботи.

У підсумку дисертація є завершеною, добре структурованою та такою, що послідовно розкриває поставлену науково-прикладну задачу.

Особливо позитивно оцінюю наявність у роботі реальної апаратної складової, а не лише концептуальних міркувань щодо можливого використання FPGA. Для робіт такого профілю це є суттєвою перевагою,

оскільки дозволяє оцінити не лише формальну коректність запропонованих рішень, а й їх реальну інтегрованість у працездатне програмно-апаратне середовище. Ця обставина, на мою думку, робить дисертацію переконливою з інженерного погляду.

Добре сприймається і те, що робота супроводжується достатньою кількістю схем, рисунків, таблиць і кількісних показників, які дозволяють фаховому читачеві простежити логіку побудови платформи, оцінити ресурсоємність рішень та співвіднести архітектурні твердження з експериментальними результатами.

### **Достовірність та новизна наукових положень.**

Наукові положення дисертації достатньо обґрунтовані. Вони підтверджуються аналізом літературних джерел, архітектурною розробкою, реалізацією програмно-апаратних рішень і результатами експериментальних досліджень. Показово і те, що автор не обмежився лише концептуальними міркуваннями, а навів конкретні показники продуктивності, джитера, латентності, ресурсоємності та меж масштабування.

Висновки, наведені в роботі, відповідають змісту розділів та логічно впливають із отриманих результатів.

### **Результати наукової новизни дисертації є такими:**

1. Вперше запропоновано метод конфігурації вузлів цифрової обробки сигналів на базі гетерогенних систем на кристалі, який узгоджує конфігурацію середовища вбудованої ОС із часовими характеристиками радіотехнічного тракту та формалізує апаратні інваріанти, параметри пам'яті й політики виконання.

2. Вперше запропоновано метод просторового виявлення та пеленгації джерел радіовипромінювання з борту БПЛА на основі багатоканального антено-фідерного тракту з односпрямованими антенами різних частотних діапазонів і двоетапною процедурою пошуку.

3. Удосконалено метод синтезу гетерогенних вузлів цифрової обробки сигналів типу HPS-Centric у системах на кристалі шляхом адаптивного використання ресурсів програмно-апаратної платформи та раціонального розмежування функцій між процесорною підсистемою і програмованою логікою.

4. Набув подальшого розвитку критерій «точки насичення» для вбудованих універсальних процесорів у трактах цифрової обробки сигналів, що формалізує межі ефективної обробки даних і умови доцільності апаратного розвантаження.

5. Вперше запропоновано архітектуру криптографічного вузла телекомунікаційних систем для реалізації алгоритму «Струмок», яка поєднує оптимізований RTL-опис обчислювального ядра з високорівневим описом інтерфейсів керування та підтримує режим швидкої зміни криптографічного контексту.

Отримані результати мають наукову новизну, є достатньо обґрунтованими та узгоджуються з метою роботи.

Суттєвим є те, що новизна дисертації проявляється у формуванні завершеної методики побудови гетерогенних вузлів ЦОС на SoC FPGA. Це істотно підвищує цінність роботи для подальшого використання у суміжних прикладних напрямках.

**Важливість отриманих результатів для науки і практики, можливі шляхи використання результатів дослідження.**

Практична цінність роботи є значною, оскільки вона безпосередньо орієнтована на побудову реальних FPGA-орієнтованих систем цифрової обробки сигналів.

Найбільш важливими практичними результатами є:

1. Розроблено та програмно реалізовано автоматизовану систему збірки вбудованої ОС за принципом Full Custom, що забезпечує відтворюване формування мінімалістичних образів керуючого середовища.
2. Створено уніфіковану програмно-апаратну платформу на базі SoC FPGA Cyclone V, придатну для інтеграції периферії, апаратних прискорювачів та модулів потокової обробки від різномірних вимірювальних засобів, із механізмами просторової ізоляції ресурсів і прогнозованими часовими характеристиками без переходу до спеціалізованих RTOS.
3. Створено мобільний вузол радіомоніторингу для оброблення та візуалізації широкосмугових сигналів у реальному часі.
4. Створено автономний модуль корисного навантаження для БПЛА з підтримкою архітектурного патерна Store-and-Forward у мережах DTN.

5. Реалізовано апаратне розвантаження телекомунікаційних трактів шляхом інтеграції IP-ядра шифратора ДСТУ 8845:2019 у середовище SoC FPGA із підтримкою високої маневреності ключів.

Отримані результати можуть бути використані в радіотехнічних вимірювальних системах, вбудованих телекомунікаційних засобах, IoT-пристроях, автономних постах моніторингу, а також у захищених каналах передавання даних.

Для фахівців, які працюють із апаратно-орієнтованими системами, важливим є і те, що автор наводить конкретні кількісні орієнтири щодо латентності, ресурсоємності, пропускної здатності та режимів конфігурації. Це підвищує прикладну корисність дисертації й робить її результати придатними для подальшого інженерного використання. Крім того, практична цінність дисертації полягає і в наявності чітких орієнтирів для вибору архітектурного маршруту. Автор показує, за яких умов програмна реалізація ще є доцільною, а коли необхідно переходити до апаратного прискорення. Для інженерної практики це є особливо важливим.

Отримані результати можуть становити інтерес для розробників радіотехнічних вимірювальних комплексів, SDR-платформ, вбудованих систем керування та захищених каналів передавання даних, де вимоги до стабільності, ресурсоємності та пропускної здатності необхідно розглядати одночасно.

#### **Методи досліджень, які використані в дисертаційній роботі.**

Для виконання дисертаційної роботи автором використано комплекс теоретичних, системотехнічних і експериментальних методів. Зокрема, застосовано системний аналіз сучасних FPGA-платформ і вбудованих ОС, структурно-функціональне проектування вузлів HPS--FPGA взаємодії, розроблення та налаштування спеціалізованого Linux-середовища, експериментальні дослідження латентності, джитера і пропускної здатності, а також синтез, ресурсний аналіз і функціональну верифікацію апаратного ядра на рівні RTL. Для підтвердження результатів використано натурні вимірювання на платформі SoC FPGA Cyclone V, роботу з DMA, MMIO та поточковими I/Q-даними, а також стрес-тестування керуючого середовища.

Обраний набір методів є адекватним поставленій меті. Поєднання архітектурного аналізу, системотехнічного проектування та натурального

експерименту дозволило авторові забезпечити належний рівень обґрунтованості результатів.

### **Зв'язок дисертаційної роботи з науковими програмами, планами, темами.**

Дисертаційна робота виконувалася відповідно до напряму наукових досліджень кафедри радіотехніки та інформаційної безпеки Чернівецького національного університету імені Юрія Федьковича в межах фундаментальної науково-дослідної роботи «Методи формування сигнальних конструкцій та інформаційні процеси програмно-апаратної взаємодії широкосмугових телекомунікаційних систем та Інтернету речей» (державний реєстраційний номер 0121U112870).

Окремі результати, наведені в дисертації, також пов'язані з виконанням науково-технічних проєктів: - «Розробка комплексу для визначення положення та відносної потужності джерел радіовипромінювання та їх візуалізації» (реєстраційний номер проєкту 2023.04/0150); - «Портативний комплекс для наземного аерозондування вибухових закладок» (державний реєстраційний номер 0123U100679); - «Портативний радіоелектронний комплекс синтезу широкосмугових завад» (державний реєстраційний номер 0125U000836).

Такий зв'язок із реальними науково-технічними розробками свідчить про практичну затребуваність теми та про те, що результати дисертації формувалися в контексті актуальних прикладних задач, а не лише в академічно ізольованому середовищі.

### **Публікація та апробація результатів дисертаційної роботи.**

Основні результати дисертаційної роботи опубліковано в 9,5 наукових працях, з яких: 1 стаття у міжнародних періодичних наукових виданнях, проіндексованих у наукометричних базах даних Web of Science Core Collection та/або Scopus; 3.5 статті - у наукових фахових виданнях України; 4 праці апробаційного характеру - у матеріалах і тезах доповідей наукових конференцій; 1 праця, котра додатково відображає наукові результати дисертації.

### **Відповідність дисертації встановленим вимогам.**

Дисертаційна робота відповідає встановленим нормативним вимогам до робіт на здобуття ступеня доктора філософії. Вона включає вступ, чотири основні розділи, загальні висновки, список використаних джерел та додатки. Загальний обсяг роботи становить 186 сторінок, містить 52 рисунки, 17 таблиць та бібліографічний список із 140 джерел.

За структурою, змістом і оформленням дисертація відповідає Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради, затвердженому постановою Кабінету Міністрів України від 12.01.2022 № 44 у чинній редакції, а також Вимогам до оформлення дисертації, затвердженим наказом Міністерства освіти і науки України від 12.01.2017 № 40 у чинній редакції.

Робота має завершений характер, достатню кількість ілюстративного матеріалу та чітко сформульовані висновки як за окремими розділами, так і в підсумковій частині. Це сприяє доброму сприйняттю отриманих результатів і полегшує їх фахову оцінку.

Ілюстративний та табличний матеріал у цілому є достатнім для розуміння архітектурних рішень і порівняння отриманих характеристик. Опис програмних, апаратних та експериментальних компонентів роботи дозволяє відтворити загальну логіку побудови платформи та оцінити практичну доцільність запропонованих рішень.

Структура викладення є послідовною: від аналізу проблеми та вибору технологічного базису до побудови керуючого середовища, прикладної реалізації та переходу до апаратного прискорення. Така композиція роботи відповідає логіці розв'язання поставленого науково-прикладного завдання і полегшує оцінювання внеску автора в одержані результати.

З формального боку, робота містить усі необхідні структурні елементи, достатньою мірою ілюстрована та узгоджена з вимогами до дисертацій на здобуття ступеня доктора філософії. У ній чітко простежується взаємозв'язок між метою, завданнями, методами, новизною, практичним значенням і підсумковими висновками.

### **Зауваження до дисертаційної роботи.**

Поряд із загальною позитивною оцінкою вважаю за доцільне висловити окремі зауваження:

1. У роботі наведено результати вимірювання латентності та джитера, однак опис експериментального стенду, способів синхронізації та частини метрологічних аспектів процедури вимірювань міг би бути поданий ще більш детально, що полегшило б повне відтворення експериментів іншими дослідниками.

2. У четвертому розділі переконливо продемонстровано ресурсоємність і продуктивність апаратного ядра, однак було б корисно розширити опис умов отримання окремих енергетичних та часових оцінок, зокрема в частині впливу тактової частоти, режимів роботи інтерфейсної обв'язки та системного оточення.

3. Частина висновків щодо масштабування системи до багатоядерної конфігурації подана як архітектурно обґрунтована оцінка. Подальша фізична реалізація кластерного варіанта прискорювача стала б природним продовженням роботи і дозволила б остаточно підтвердити наведені розрахункові оцінки.

4. У тексті дисертації трапляються окремі термінологічні та стилістичні неузгодженості, зокрема, не всюди однаково використано терміни `edge`, `крайові` та `кордонні` обчислення, а також близькі за змістом формулювання для опису тих самих програмно-апаратних компонентів і режимів роботи. Вони не впливають на зміст отриманих результатів, однак їх усунення зробило б виклад більш однорідним і зручним для читача.

5. У частині рисунків, таблиць та описів експериментальних результатів доцільно було б ще ретельніше уніфікувати позначення параметрів, одиниці вимірювання та спосіб подання числових характеристик. Наприклад, у різних місцях роботи дещо відрізняється подання одиниць для метрик затримки, а також формат запису пропускної здатності та масштабованості системи (`83,2 Гбіт/с`, `83.2 Гбіт/с`, `понад 80 Гбіт/с`). Уніфікація таких елементів полегшила б порівняння отриманих результатів між різними експериментальними сценаріями.

6. На рисунках 4.4 та 4.5, які ілюструють архітектуру обчислювального ядра та його системну інтеграцію, не виділено графічно межі перетину тактових доменів. Зважаючи на те, що системна шина працює на частоті 100 МГц, а ядро може тактуватися на вищій частоті (до 150 МГц), явне візуальне розмежування цих доменів на структурних схемах полегшило б аналіз механізмів апаратної синхронізації.

Наведені зауваження мають переважно рекомендаційний характер і не впливають на загальний позитивний висновок щодо дисертації.

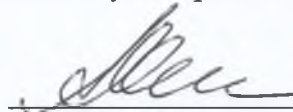
### **Висновки**

Дисертаційна робота Германа Юрія Володимировича на тему «Синтез вузлів цифрової обробки сигналів засобами високорівневого проектування на базі систем на кристалі типу SoC FPGA» є завершеним науковим дослідженням, яке містить нові науково обґрунтовані результати та розв'язує важливе науково-прикладне завдання побудови ефективних гетерогенних вузлів цифрової обробки сигналів на базі сучасних FPGA-платформ.

За науковим рівнем, практичною цінністю, апробацією та обґрунтованістю висновків дисертаційна робота відповідає «Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради закладу вищої освіти, наукової установи про присудження ступеня доктора філософії», затвердженого Постановою КМУ № 44 від 12.01.2022 р. (зі змінами, внесеними згідно з Постановами КМУ № 341 від 21.03.2022, № 502 від 19.05.2023 р., № 507 від 03.05.2024 р.), а також «Вимогам до оформлення дисертації», затверджених Наказом Міністерства освіти і науки України № 40 від 12 січня 2017 року (зі змінами від № 759 від 31.05.2019 року), а її автор, Герман Юрій Володимирович, заслуговує на присудження ступеня доктора філософії за спеціальністю 172 «Телекомунікації та радіотехніка» з галузі знань 17 – Електроніка та телекомунікації.

Офіційний опонент,  
доктор технічних наук, професор,  
завідувач кафедри інформаційних  
радіоелектронних технологій і систем  
Вінницького національного технічного університету

« 11 » травня 2026 року

 Олександр ОСАДЧУК

ЗАСВІДЧУЮ

Учений секретар  
Вченої ради ВНТУ  
к.т.н., доцент





Інна ВІШТАК